

УЧЕБНАЯ МАСТЕРСКАЯ

ФИЗИКА КОМПЬЮТЕРА

Гринштун Дмитрий Михайлович,
Новиков Василий Викторович

ВИРТУАЛЬНЫЙ ЛАБОРАТОРНЫЙ КОМПЛЕКС ПО ФИЗИЧЕСКИМ ОСНОВАМ ЦИФРОВОЙ ЭЛЕКТРОНИКИ. ЛОГИЧЕСКИЙ ЭЛЕМЕНТ «НЕ» С Z-СОСТОЯНИЕМ

Настоящая статья представляет заключительную модель из цикла виртуальных лабораторных электронных устройств – логический элемент «НЕ» в схемотехнике ТТЛ с Z-состоянием. Схема изучаемого устройства представлена на рис. 1.

Схема устройства полностью повторяет схему логического элемента «И-НЕ» для

двух входов, то есть используется двухэмиттерный транзистор в приемнике входного сигнала, но дополняется полупроводниковым диодом VD2, соединяющим коллектор транзистора VT2 и второй эмиттер транзистора VT1.

Устройство может находиться в трех возможных состояниях: первые два соответ-

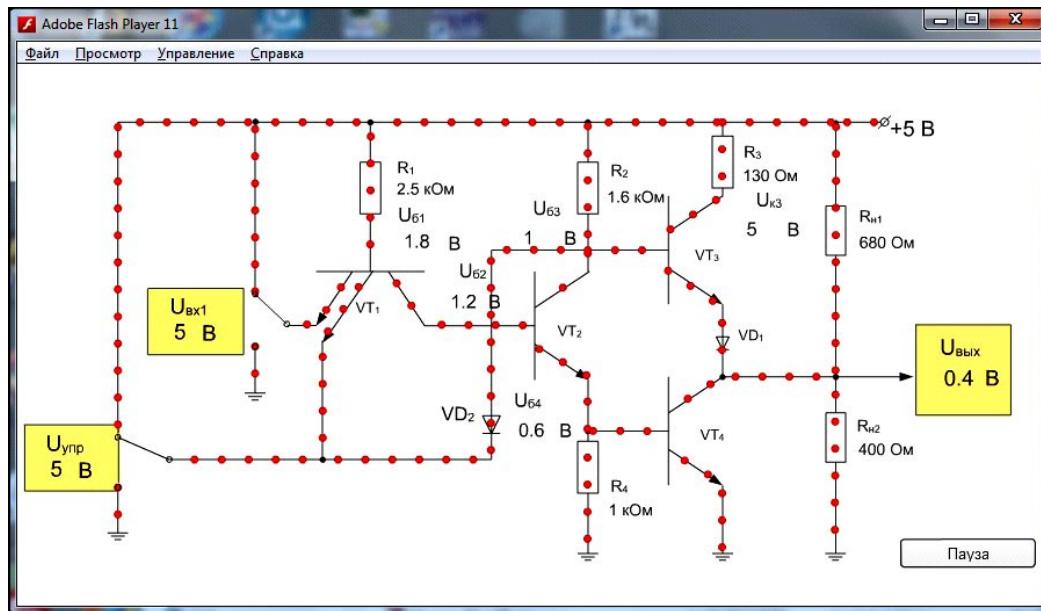
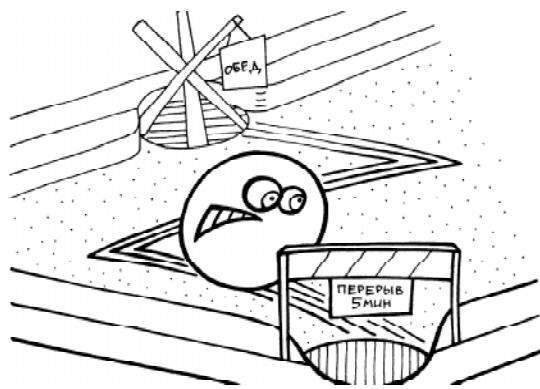


Рис. 1. Схема логического элемента «НЕ» с Z-состоянием



...состояние устройства, при котором оба выходных транзистора VT3 и VT4 оказываются закрытыми, называется Z-состоянием.

ствуют формированию цифровых сигналов на выходе устройства (логические «0» и «1»), третье – Z-состояние.

В случае, если управляющее напряжение $U_{упр}$ составляет 5 В (логическая «1», ключ находится в верхнем положении) (рис.1), выполнение логической функции «И-НЕ» для входных сигналов $U_{вх1}$ и $U_{упр}=1$ эквивалентно выполнению логической функции «НЕ», то есть при этом ток на диоде VD2, в силу его обратного включения, отсутствует.

Если управляющее напряжение $U_{упр}$ составляет 0 В (логический «0», ключ находит-

ся в нижнем положении), транзистор VT1 переходит в режим насыщения, и на его коллекторе формируется напряжение 0,4 В. Это приводит к отсечке транзистора VT2 и, как следствие, транзистора VT4. Так как диод VD2 при таких условиях окажется открытим (диод включен в прямом направлении, напряжение на катоде равно 0 В), напряжение базы транзистора VT3 составит 0,6 В, что недостаточно для его открытия. Такое состояние устройства, при котором оба выходных транзистора VT3 и VT4 оказываются закрытыми, называется Z-состоянием (рис. 2).

В Z-состоянии выходной ток устройства при любом значении входного сигнала отсутствует. Напряжение на выходе устройства определяется сопротивлениями нагрузочных элементов и для представленных значений составит 1,9 В. Такой режим работы логических устройств необходим при передаче выходных сигналов в общую шину (рис. 3а). При передаче цифрового сигнала одного устройства, другие устройства должны быть «отключены», чтобы не вносить изменений в формируемый на общейшине сигнал, то есть переведены в Z-состояние.

Таким образом, описанная модель развивает представление об основных физических принципах работы логических элемен-

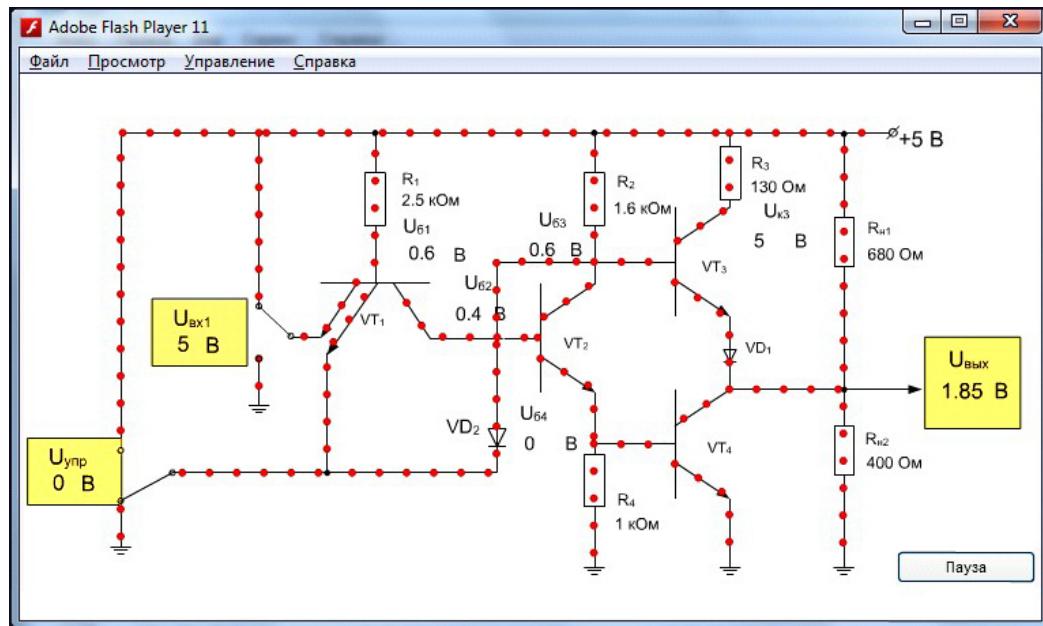


Рис. 2. Z-состояние устройства

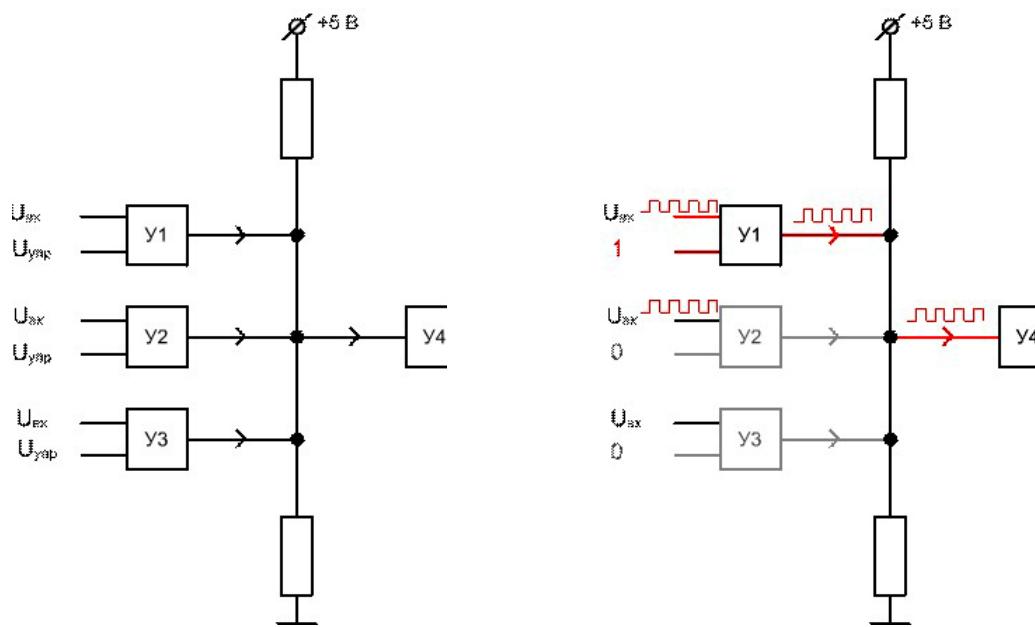


Рис. 3. Функционирование устройств на общей шине

тов в схемотехнике ТГЛ на общей шине. Как и представленные в предыдущих статьях модели, она может быть использована как в качестве сопроводительного материала на лекционных занятиях соответствующих дисциплин, так и в качестве средства проведения лабораторных и практических работ.

Заинтересовавшихся читателей приглашаем к сотрудничеству по расширению номенклатуры виртуальных лабораторных моделей, а также внедрению их в учебный процесс образовательных учреждений. Обращаться по электронной почте – Новиков Василий Викторович novikov.vz@gmail.com

Гриншун Дмитрий Михайлович,
декан факультета среднего
профессионального образования
НИУИТМО,

Новиков Василий Викторович,
студент (магистр) кафедры
интеллектуальных технологий
в гуманитарной сфере
естественнонаучного факультета
НИУИТМО.



Наши авторы, 2012.
Our authors, 2012.