

# УЧЕБНАЯ МАСТЕРСКАЯ

ФИЗИКА КОМПЬЮТЕРА

Гринишун Дмитрий Михайлович,  
Новиков Василий Викторович

## ВИРТУАЛЬНЫЙ ЛАБОРАТОРНЫЙ КОМПЛЕКС ПО ФИЗИЧЕСКИМ ОСНОВАМ ЦИФРОВОЙ ЭЛЕКТРОНИКИ. ЛОГИЧЕСКИЙ ЭЛЕМЕНТ «НЕ» В СХЕМОТЕХНИКЕ ТТЛ

Настоящая статья представляет четвертую из шести виртуальных лабораторных моделей электронных устройств, предназначенных для изучения физических основ цифровой электроники – логический элемент «НЕ» в схемотехнике ТТЛ. Схема изу-

чаемого устройства представлена на рис. 1.

В предыдущей статье было показано, что вычислительное электронного устройства разделено на три функциональных узла: приемник входного сигнала (№ 1 на рис. 1), узел преобразования (№ 2 на рис. 1) и формиро-

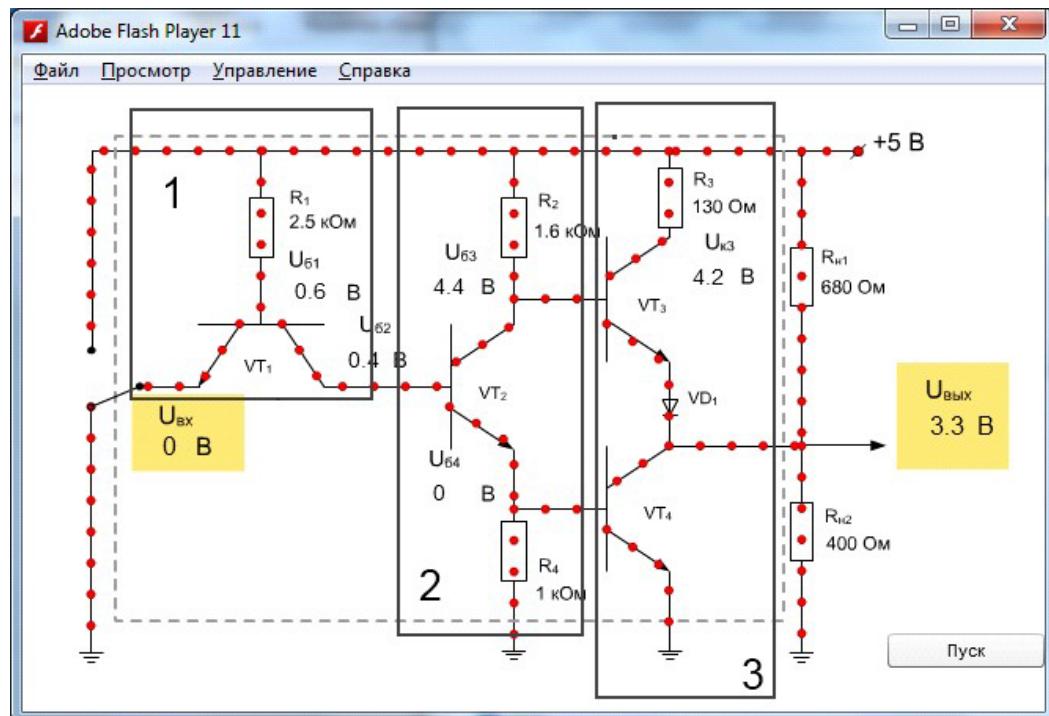
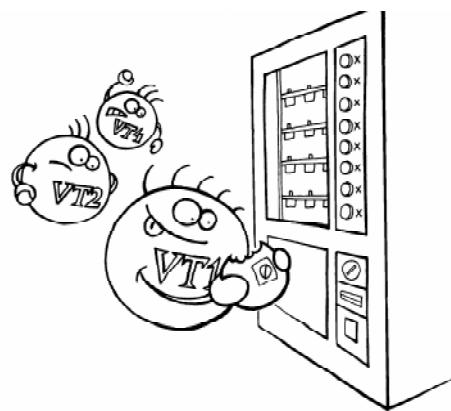


Рис. 1. Схема логического элемента «НЕ»

ватель выходного сигнала (№ 3 на рис. 1). Для имитации «выходной нагрузки» к выходу схемы подключены резисторы  $R_{h1}$  и  $R_{h2}$ .

Так как логические элементы являются цифровыми устройствами, то значения входных напряжений должны соответствовать уровням логических сигналов в схемотехнике ТТЛ, однако для упрощения понимания работы устройства в качестве значения логического «0» в модели применено значение 0 В, а в качестве «1» – 5 В. Далее будут рассмотрены возможные варианты работы этого устройства.

При подаче входного сигнала «0» (см. рис. 1) транзистор VT1 переходит в режим насыщения, а транзисторы VT2, и как следствие VT4 – в режим отсечки. Весь ток, протекающий через резистор  $R_2$ , поступает в базу транзистора VT3, который переходит в режим насыщения. При этом напряжение на его базе составляет 4,5 В. Таким образом, учитывая падение напряжения на база-эмиттерном переходе и на диоде VD1, выходное напряжение составляет  $4,5 - 0,6 - 0,6 = 3,3$  В, что соответствует значению логической «1» ТТЛ.



*При подаче входного сигнала «0» транзистор VT1 переходит в режим насыщения, а транзисторы VT2 ... VT4 – в режим отсечки.*

При подаче на вход «1» (рис. 2) VT1 переходит в инверсный режим, переводя в насыщение транзистор VT2 и VT4, и разница напряжений между его коллектором и эмиттером составляет 0,4 В. При этом на базе VT3 формируется напряжение 1 В, недостаточное для открытия база-эмиттерного перехода и диода VD1, вследствие чего VT3 оказывается в отсечке. Таким образом, учитывая, что VT4 находится в насыщении, вы-

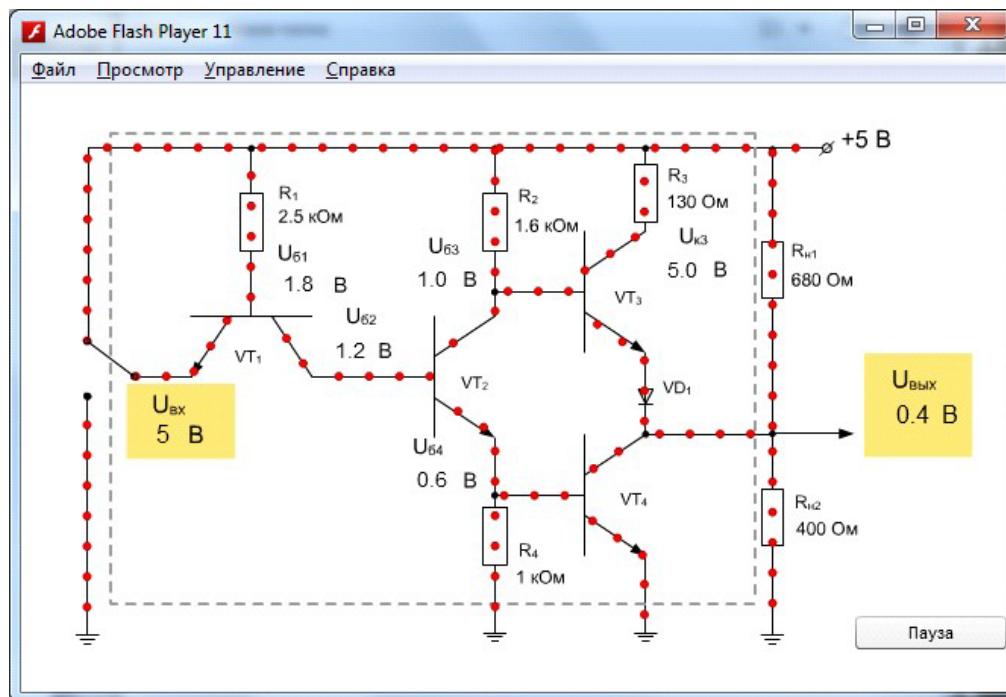


Рис. 2. Состояние схемы при логической «1»

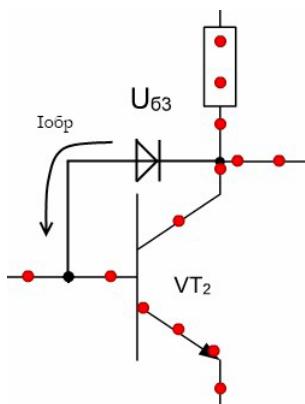


Рис. 3. Обратный ток база-коллекторного перехода

ходное напряжение  $U_{вых}$  составляет 0,4 В, что соответствует логическому «0» ТТЛ.

Следует отметить некоторые особенности работы этого устройства в цифровом режиме:

1. Транзисторы VT<sub>3</sub> и VT<sub>4</sub> всегда находятся в противоположных состояниях (отсечка либо насыщение), что и позволяет переключательно формировать выходной цифровой сигнал.

2. Для достижения эффекта, описанного в пункте 1, транзистор VT<sub>2</sub> (узел преобразования) должен находится в одном из двух состояний: отсечка, при котором VT<sub>3</sub> открыт и VT<sub>4</sub> закрыт, насыщение – VT<sub>3</sub> зак-

крыт и VT<sub>4</sub> открыт, что обеспечивается соответствующими номинальными значений резисторов.

3. При подаче логического «0» на вход схемы, как уже было отмечено, VT<sub>2</sub> переходит в режим насыщения, при этом для расчета тока коллектора необходимо учитывать обратный ток база-коллекторного перехода  $I_{обр}$  (рис. 3). В настоящей работе его значение составляет 0,1 мА.

4. При логическом «0» на входе схемы движение входного и выходного тока направлено «от устройства», а при логической «1» – «к устройству».

Таким образом, представленная модель развивает представление об основных принципах работы логических элементов в схемотехнике ТТЛ. Как и представленные в предыдущих статьях модели, она может быть использована как в качестве сопроводительного материала на лекционных занятиях соответствующих дисциплин, так и в качестве средства проведения лабораторных и практических работ.

Заинтересовавшихся читателей приглашаем к сотрудничеству по расширению номенклатуры виртуальных лабораторных моделей, а также внедрению их в учебный процесс образовательных учреждений. Обращаться по электронной почте – Новиков Василий Викторович novikov.vz@gmail.com

Гринишун Дмитрий Михайлович,  
декан факультета среднего  
профессионального образования  
НИУИТМО,

Новиков Василий Викторович,  
студент (магистр) кафедры  
интеллектуальных технологий  
в гуманитарной сфере  
естественнонаучного факультета  
НИУИТМО.



Наши авторы, 2012.  
Our authors, 2012.